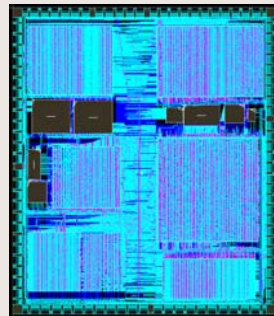


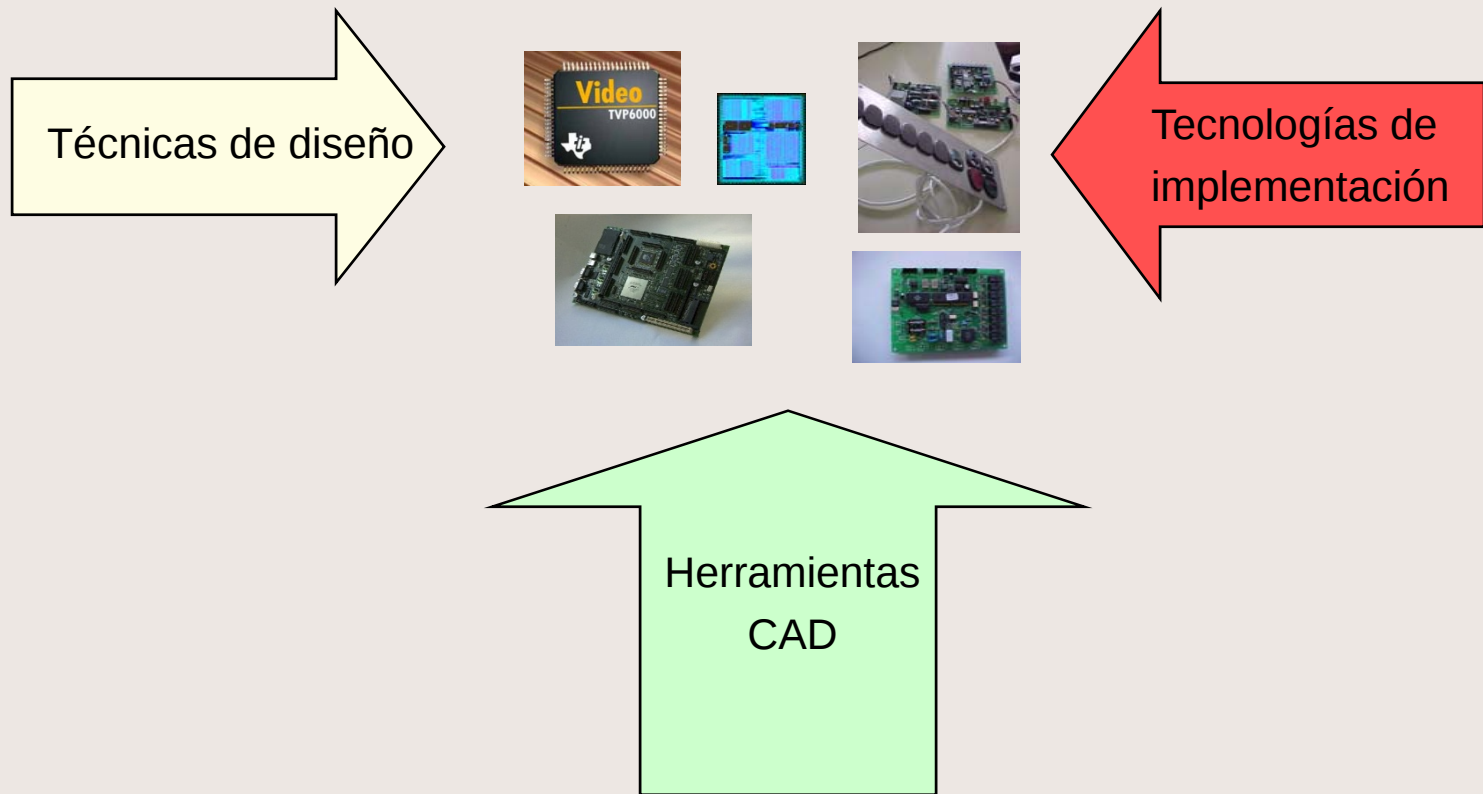
Electrónica Digital

Introducción

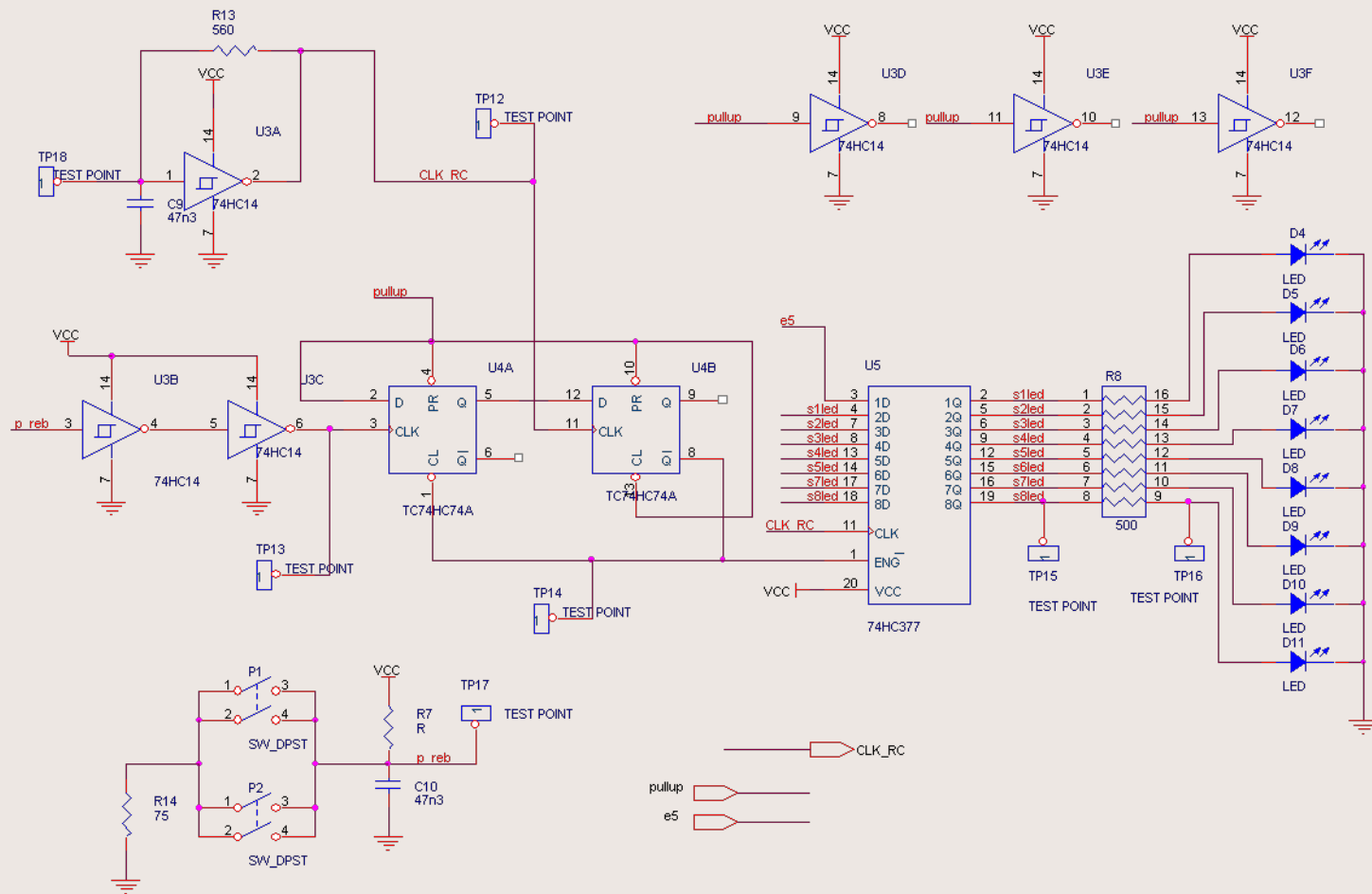
Diseño digital



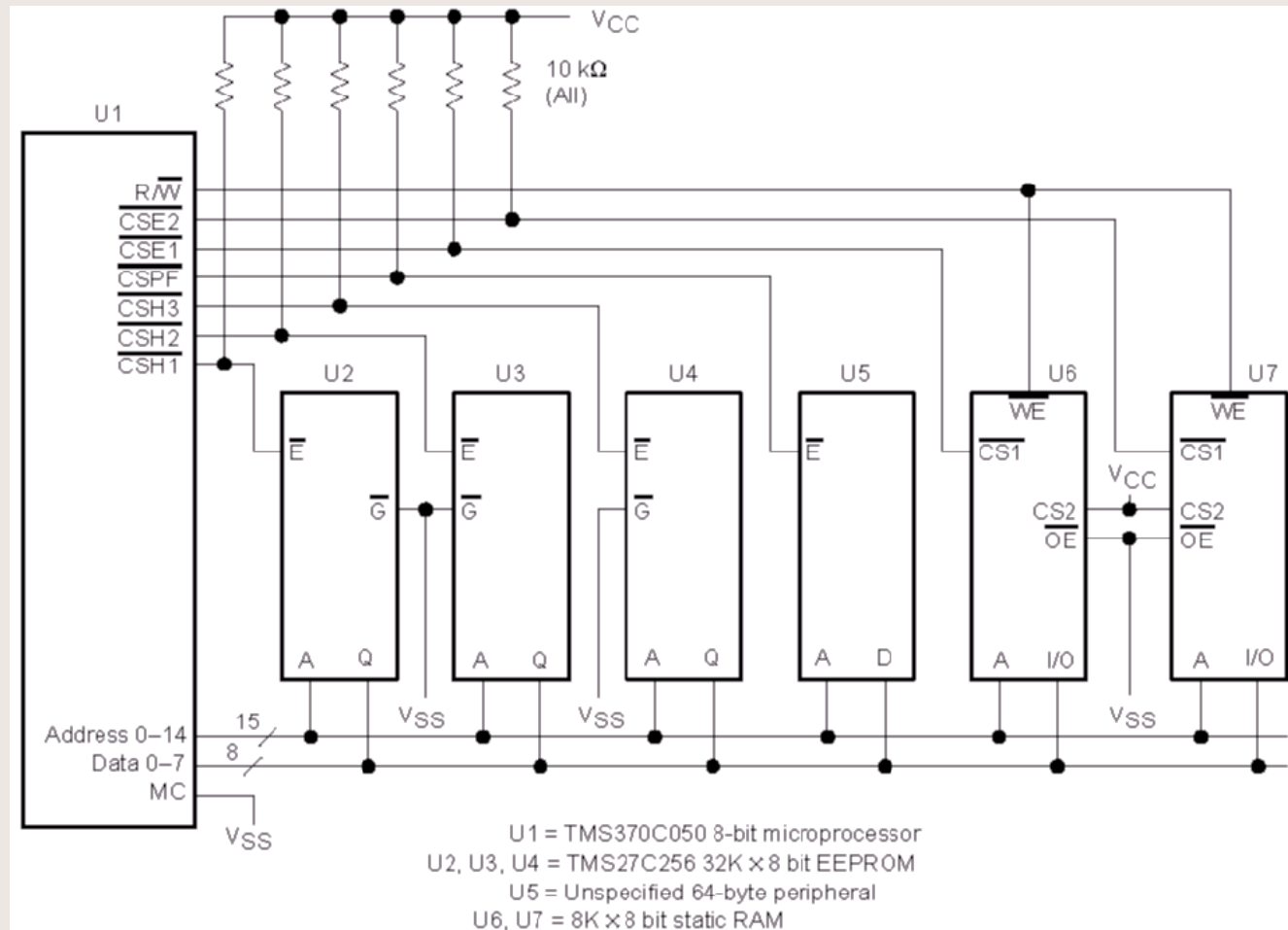
Habilidades a desarrollar



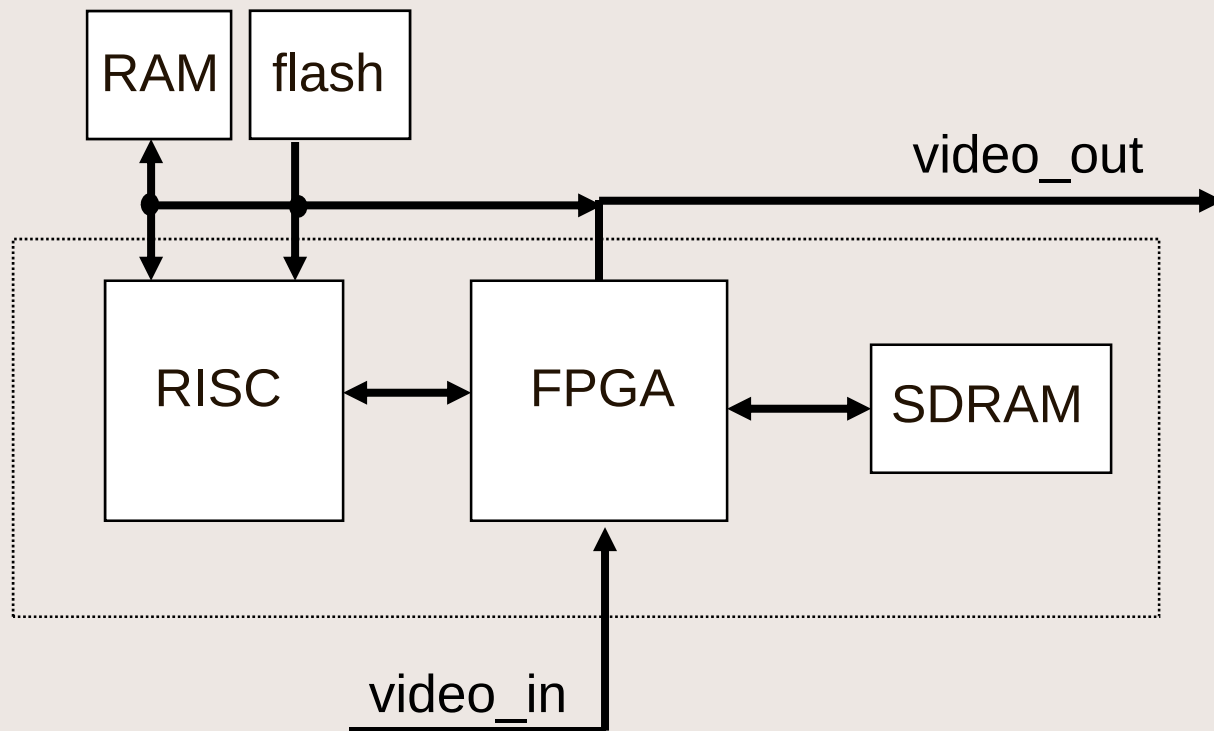
Sistemas cableados



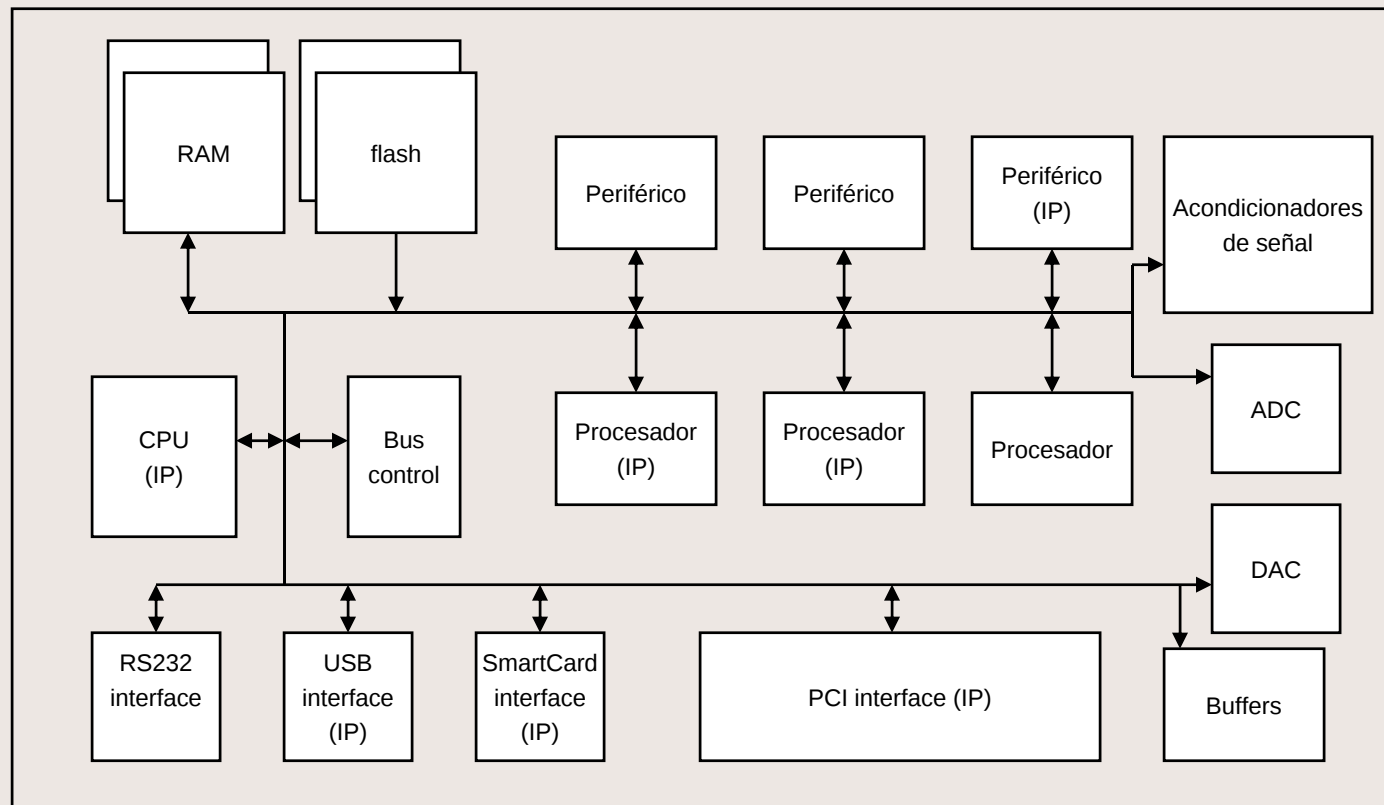
Sistemas programados



Sistemas Empotrados (Embedded Systems)



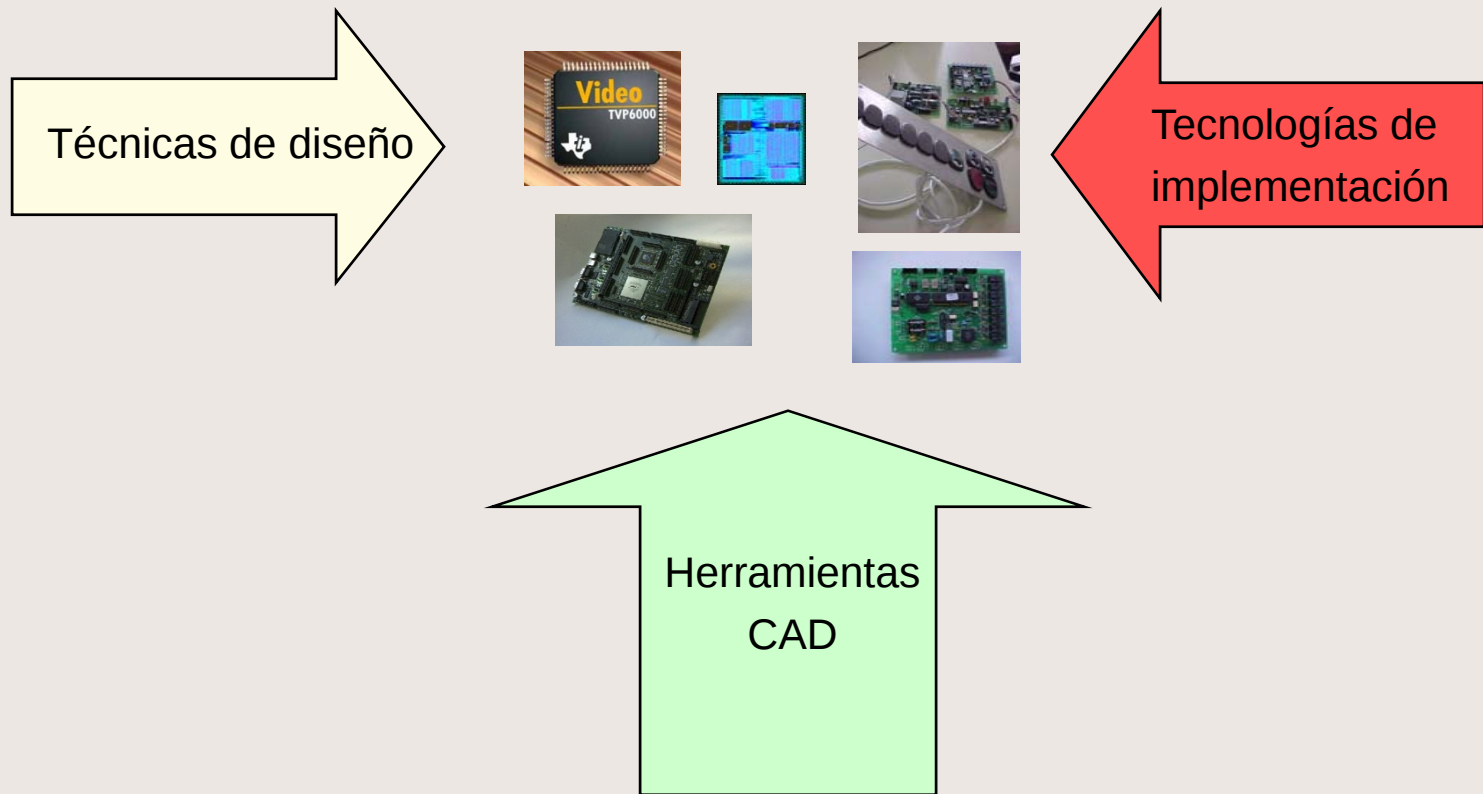
Sistemas en un chip (System on Chip, SoC)



Técnicas de diseño

- Tablas de verdad
- Teoría de autómatas finitos
- Diseño con subsistemas (bloques funcionales)
- Diseño Jerárquico
- Diseño síncrono
- Rutas de datos y controladores
- Paralelismo y pipeline

Habilidades a desarrollar



Tecnología

- Cuando se habla de **TECNOLOGÍA** en sentido amplio se puede estar hablando de...
 - ❑ El tipo de transistores con que se fabrica un circuito
 - Bipolares (TTL, ECL, etc)
 - Unipolares (nMOS y CMOS)
 - Ambos (BiCMOS)
 - ❑ El soporte utilizado para implementar un diseño
 - ASIC
 - Dispositivos Programables
 - Microprocesadores
 - Familias lógicas
 - ❑ Los fabricantes que proporcionan determinados circuitos
 - Altera
 - Xilinx
 - Actel
 - Otros

Tecnologías disponibles

- Bipolar
- MOS
- Bi-CMOS

Soportes: Subsistemas SSI-MSI-LSI

- Puertas lógicas
- Multiplexores
- Codificadores/decodificadores
- ALUs
- *Flip-flops*
- Registros
- Contadores

- *Buffers, transceivers y line-drivers*

Familias lógicas (I)

- TTL
 - ☐ 5V
 - ☐ LSTTL, ALSTTL
- MOS
 - ☐ Entre 5 y 18 V
 - ☐ CD4000
- CMOS
 - ☐ Entre 2 y 5.5 V
 - ☐ HC, HCT, AHC, AHCT

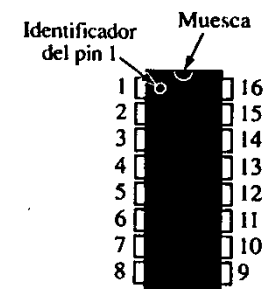
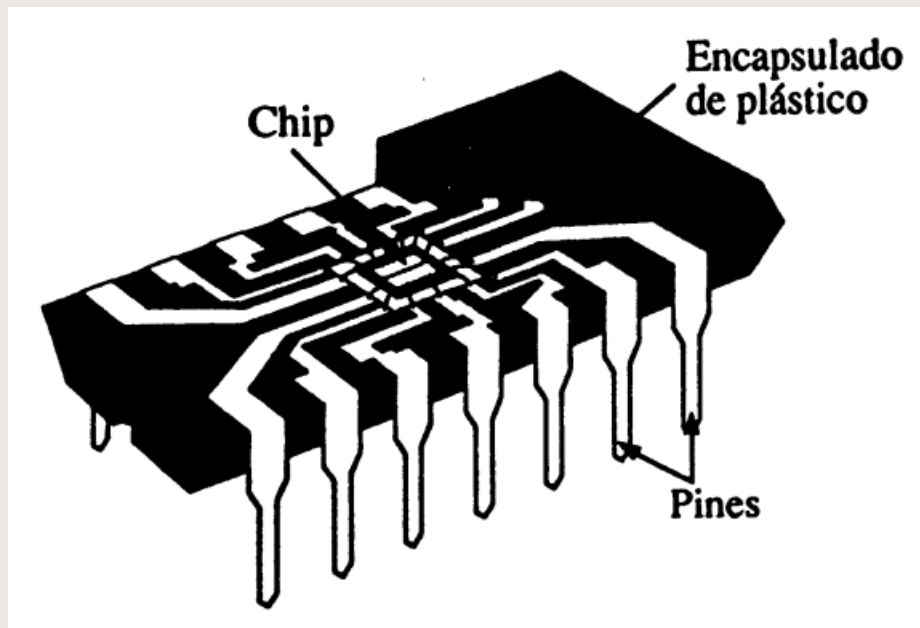
Familias lógicas (II)

- LVCMOS
 - ☐ Vcc inferiores a 2 V
 - ☐ Algunas son TTL compatibles
 - ☐ LVC, ALVC
- Bi-CMOS
- ECL

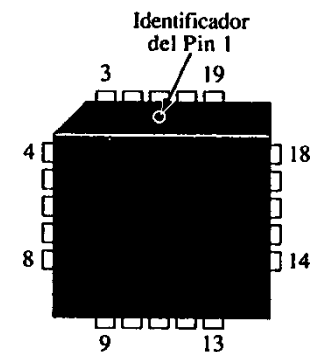
Soportes: ASICs

- *Full-Custom*
- *Standard-Cell*
- *Gate-Array*

Estructura de un Circuito Integrado

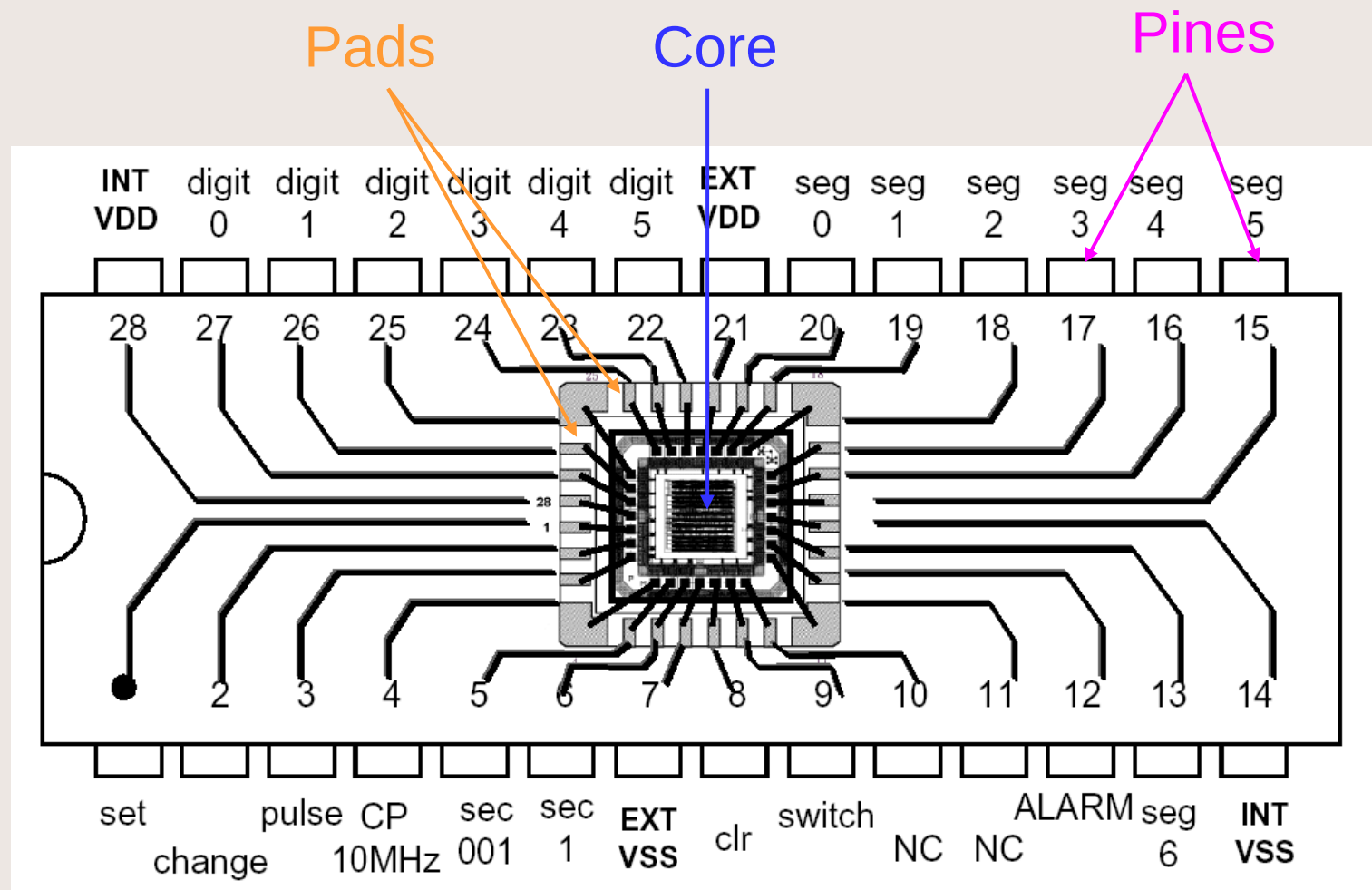


DIP o SOIC



PLCC o LCCC

Estructura de un Circuito Integrado



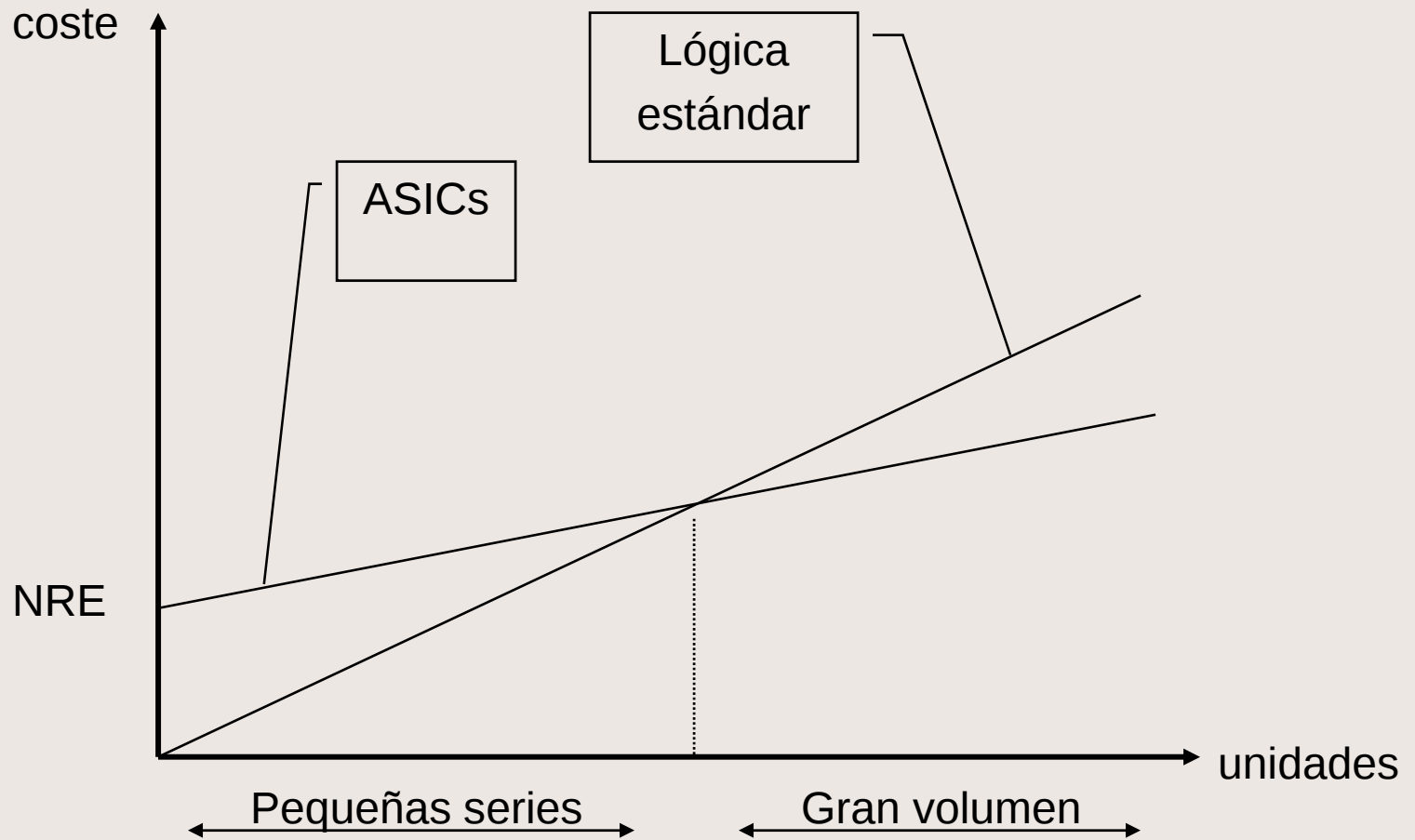
Soportes: Lógica programable

- PLDs simples
- CPLDs
- FPGAs

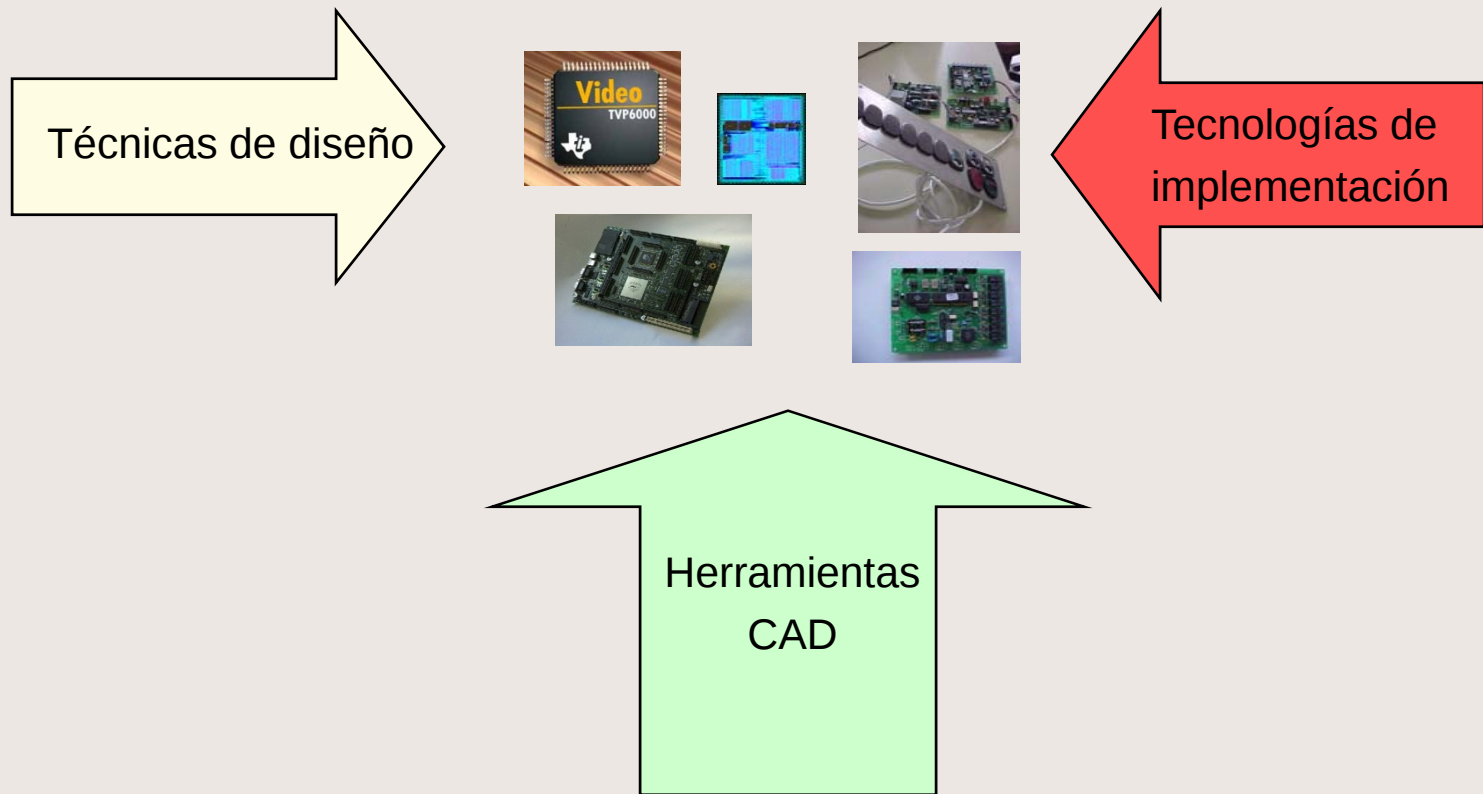
Soportes: microprocesadores

- Microprocesador
 - ☐ CISC
 - ☐ RISC
- Microcontrolador
- Procesador de señal
- Procesador especializado

Curva de costes



Habilidades a desarrollar



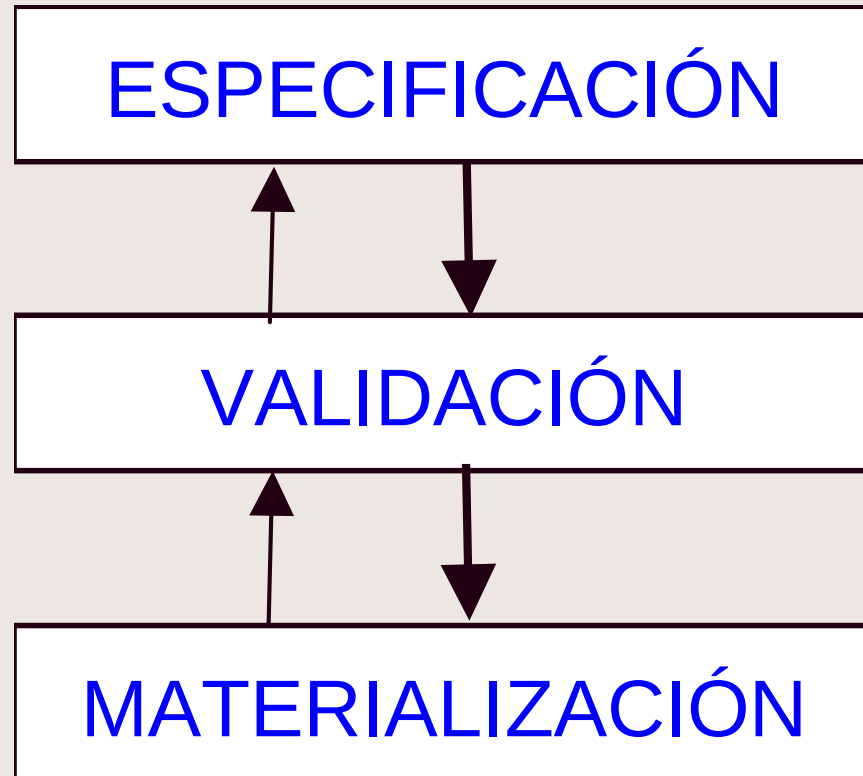
Herramientas CAD (I)

- Para cualquier ciclo de diseño:
 - ☐ Captura de esquemas
 - ☐ Simulación funcional
- Para diseño basado en HDLs
 - ☐ Captura con HDLs
 - ☐ Síntesis lógica
 - ☐ Verificación formal
 - ☐ Análisis de tiempos
- Diseño con FPGAs:
 - ☐ Partition/floorplaning
 - ☐ Router
- Diseño con ASICs:
 - ☐ Floorplaning
 - ☐ Router
 - ☐ Herramientas de test

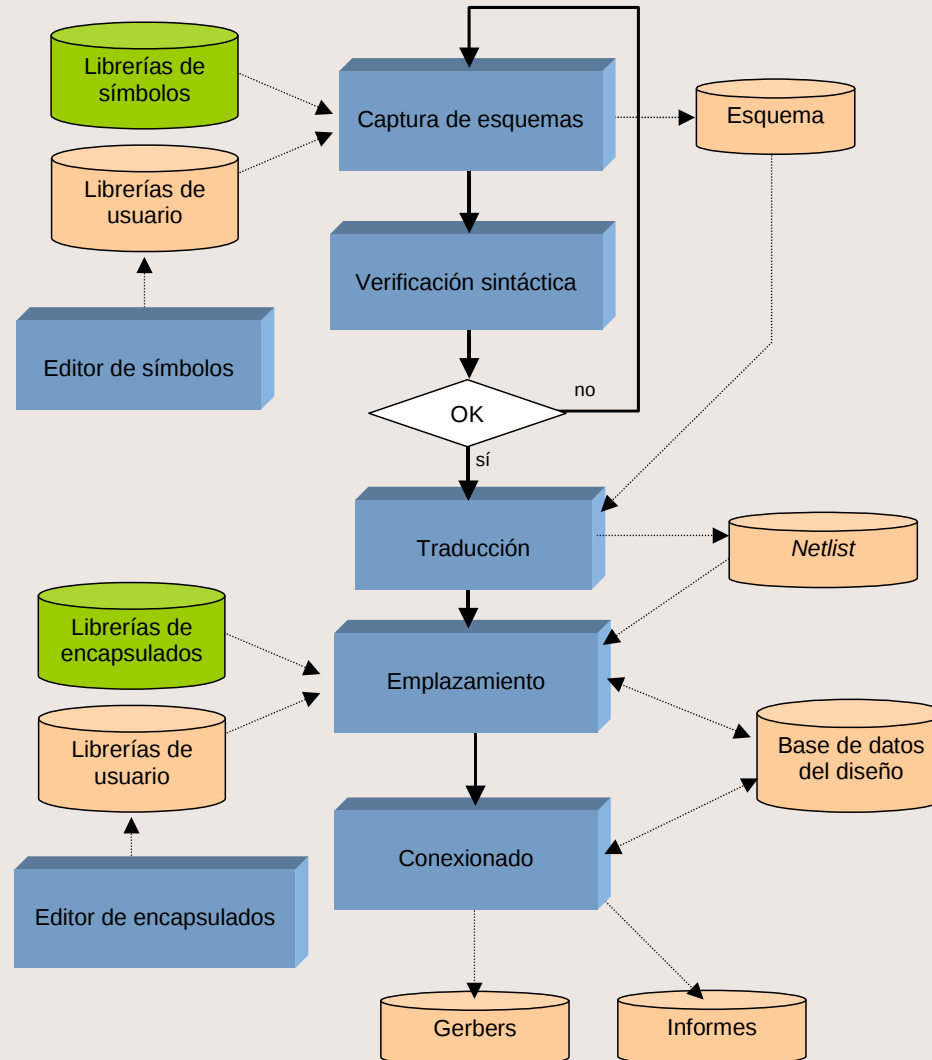
Herramientas CAD (II)

- Diseño de PCBs:
 - ☐ Placement
 - ☐ Routers
- Diseño con microprocesadores:
 - ☐ Compiladores, ensambladores
 - ☐ Debuggers
 - ☐ Emuladores

Ciclo de diseño



Ciclo de diseño para PCBs



Temario

Sem.	Teoría	Laboratorio					
	J3	M2V2A M2V2B		M3V3B		Actividades paralelas	
1	Intro	-	-	-	-	-----	
2	T1	P1	P1	P1	P1		
3	T1	P2	P2	P2	P2		
4	T1	P3	P3	P3	P3		
5	T2	P4	P4	P4	P4	Repaso SL	
6	T2	X	P5	X	P5		
7	T3	P5	P6	P5	P6	Controladores	
8	T3	P6	E1	P6	E1		
9	*	DS	DS	DS	DS	Diseño síncrono	----
10	*	X	DS	X	DS		
11	*	DS	DF	DS	DF	Enunciados DF	DF
12	*	DF	DF	DF	DF		
13	*	DF	DF	DF	DF		
14	*	X	DF	X	DF		
15	*	E2	E2	E2	E2		

Evaluación

- Evaluación continua en el laboratorio.
- Dos hitos evaluatorios:
 - ☐ Evaluación nº 1
 - Prueba laboratorio (entorno de diseño y habilidades de diseño básicas, semana 8)
 - ☐ Evaluación nº 2
 - Prueba laboratorio (diseño final, semana 15)

Evaluación

- Requisitos para el aprobado de las prácticas por curso:
 - ☐ Cursar el laboratorio con aprovechamiento (prácticas dirigidas, prueba en la semana 8, diseño semidirigido, actividades paralelas.
 - ☐ ≥ 5 en la Evaluación nº2 (diseño final)

Calificación final de la asignatura

- 15% de la nota de la prueba de teoría (examen final)
- 85% de la nota de laboratorio:
 - ☐ 50% de la nota del diseño final
 - ☐ 50% de la nota de la evaluación continua del laboratorio, incluyendo:
 - Tests pre-práctica
 - Prueba de manejo del entorno y habilidades básicas de diseño (Evaluación nº 1)
 - Evaluación continua de las prácticas dirigidas
 - Diseño semidirigido
 - Actividades paralelas

Alumnos con diseño final suspenso

- Los alumnos que, teniendo las prácticas aprobadas por curso, suspendan el diseño final, podrán realizar un diseño alternativo, tutelado y evaluado por un profesor durante el mes de julio.

Examen final

- Febrero (21 enero), junio (26 mayo) y julio (5 julio)
 - ☐ Prueba de teoría
 - ☐ Prueba de carácter práctico en el laboratorio
 - Prácticas dirigidas
 - Diseño

Material para el estudio

- Libros:
 - ❑ *"Fundamentos de diseño lógico y de computadoras"* (3ª ed). M. Morris Mano & Charles R. Kime. Editorial Pearson Prentice-Hall.
 - ❑ *"Logic and Computer Design Fundamentals"* (3rd ed). M. Morris Mano & Charles R. Kime. Editorial Pearson Prentice-Hall.
- Transparencias de clase
- Hojas de datos de dispositivos
- Guiones de las prácticas de laboratorio
- Apuntes:
 - "Tutorial de Diseño con Dispositivos Lógicos Programables". Miguel A. Freire y César Sanz. Dpto. Publicaciones EUITT.
 - "Diseño Síncrono de Sistemas Digitales". Miguel A. Freire.
- Manual de la tarjeta PRINCE
- Herramientas CAD del entorno Max+PlusII